

(19)日本国特許庁 (JP)

(12)公開特許公報 (A)

(11)特許出願公開番号

(5)

特開平5-327753

(43)公開日 平成5年(1993)12月10日

(51)Int.Cl.⁵

H 04 L 12/48

H 04 M 3/26

識別記号

府内整理番号

F I

技術表示箇所

G 8426-5K

8529-5K

H 04 L 11/20

Z

審査請求 未請求 請求項の数2(全8頁)

(21)出願番号

特願平4-126926

(22)出願日

平成4年(1992)5月20日

(71)出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72)発明者 星野 正志

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72)発明者 加久間 哲

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72)発明者 吉村 修二

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(74)代理人 弁理士 井桁 貞一

最終頁に続く

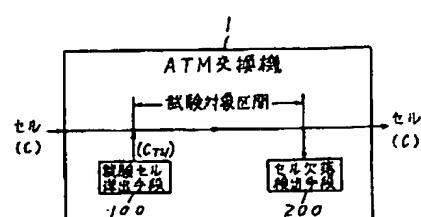
(54)【発明の名称】セル落ち検出方式

(57)【要約】

【目的】ATM交換機におけるセル落ち検出方式に関し、ATM交換機内で発生するセルの欠落を的確に検出する手段を実現することを目的とする。

【構成】試験用のセル(C)を表す識別情報(T)と、試験用のセルの送出順を示す順序番号(N)とを含む試験セル(C₁₀₀)を作成し、セルの転送経路上の予め指定した試験対象区間の送信端から送出する試験セル送出手段100と、試験対象区間の受信端に到着するセルの中から、識別情報(T)を含む試験セルを抽出し、試験セルに含まれる順序番号を分析する(例えば抽出した試験セルを計数し、該計数値と試験セルに含まれる順序番号とを照合する)ことにより、試験対象区間において発生する試験セルの欠落を検出するセル欠落検出手段200とを設ける様に構成する。

本発明の原理図



【特許請求の範囲】

【請求項1】セル(C)に区分された情報を交換するATM交換機(1)において、試験用のセル(C)を表す識別情報(T)と、前記試験用のセル(C)の送出順を示す順序番号(N)とを含む試験セル(C₁₁)を作成し、前記セル(C)の転送経路上の予め指定した試験対象区間の送信端から送出する試験セル送出手段(100)と、前記試験対象区間の受信端に到着するセル(C)の中から、前記識別情報(T)を含む試験セル(C₁₁)を抽出し、前記試験セル(C₁₁)に含まれる順序番号(N)を分析することにより、前記試験対象区間において発生する前記試験セル(C₁₁)の欠落を検出するセル欠落検出手段(200)とを設けることを特徴とするセル落ち検出方式。

【請求項2】前記セル欠落検出手段(200)は、前記受信端に到着するセル(C)の中から抽出した試験セル(C₁₁)を計数し、該計数値と前記試験セル(C₁₁)に含まれる順序番号(N)とを照合することにより、前記試験対象区間において発生する前記試験セル(C₁₁)の欠落を検査することを特徴とする請求項1記載のセル落ち検出方式。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、ATM交換機におけるセル落ち検出方式に関する。高速広帯域情報を処理する交換機としてATM(Asynchronous Transfer Mode)交換機が開発されつつある。

【0002】

【従来の技術】図5は本発明の対象となるATM交換機の一例を示す図である。図5に例示されるATM交換機1に収容される加入者端末2(個々の加入者端末を2₁、2₂等と称する、以下同様)は、転送情報を一定長(例えば48バイト)に区分し、情報の転送先等を含むヘッダ(H)を付加してセル(C)を組立ておよび分解し、ATM交換機1を経由して送受信する。

【0003】ATM交換機1は、加入者線3を経由して加入者端末2との間でセル(C)を送受信する加入者インターフェース部11と、加入者インターフェース部11が受信するセル(C)を集線してスイッチ部13に伝達する集線回路部12と、集線回路部12から伝達されるセル(C)を交換して分配回路部14に伝達するスイッチ部13と、スイッチ部13から伝達されたセル(C)を分配して転送先の加入者インターフェース部11に伝達する分配回路部14と、前記各部を制御して交換処理を実行する呼処理プロセッサ15とから構成されている。

【0004】例えば転送元の加入者端末2₁から加入者線3を経由してATM交換機1に転送されたセル(C)は、ATM交換機1内の加入者インターフェース部11、集線回路部12、スイッチ部13、分配回路部

14および加入者インターフェース部11₂、並びに転送先加入者線3₂を経由して転送先加入者端末2₂に転送される。

【0005】ATM交換機1内を転送されるセル(C)のヘッダおよび情報フィールドの少なくとも何れかが欠落する現象が発生すると、加入者端末2₁の送信情報が的確に転送先の加入者端末2₂に着信しないこととなる。

【0006】然し従来あるATM交換機1においては、ATM交換機1内を転送されるセル(C)の欠落を検出する手段が講じられていないかった為、セル(C)の欠落を検出し、セル(C)が欠落する原因を究明することが不可能であった。

【0007】

【発明が解決しようとする課題】以上の説明から明らかに如く、従来あるATM交換機においては、内部を転送されるセル(C)の欠落を検出する手段が講じられていないかった為、セル(C)の欠落原因を究明することが不可能であり、当該ATM交換機1の品質および信頼性の低下を招く恐れがあった。

【0008】本発明は、ATM交換機内で発生するセルの欠落を的確に検出する手段を実現することを目的とする。

【0009】

【課題を解決するための手段】図1は本発明の原理を示す図である。図1において、1は本発明の対象となるATM交換機、CはATM交換機1内を転送されるセルである。

【0010】100は、本発明によりATM交換機1内に設けられた試験セル送出手段である。200は、本発明によりATM交換機1内に設けられたセル欠落検出手段である。

【0011】

【作用】試験セル送出手段100は、試験用のセル(C)を表す識別情報(T)と、試験用のセル(C)の送出順を示す順序番号(N)とを含む試験セルを作成し、セル(C)の転送経路上の予め指定した試験対象区間の送信端から送出する。

【0012】セル欠落検出手段200は、試験対象区間の受信端に到着するセル(C)の中から、識別情報(T)を含む試験セル(C₁₁)を抽出し、試験セル(C₁₁)に含まれる順序番号(N)を分析することにより、試験対象区間において発生する試験セル(C₁₁)の欠落を検出する。

【0013】なおセル欠落検出手段200は、受信端に到着するセル(C)の中から抽出した試験セル(C₁₁)を計数し、該計数値と試験セル(C₁₁)に含まれる順序番号(N)とを照合することにより、試験対象区間において発生する試験セル(C₁₁)の欠落を検査することが考慮される。

【0014】従って、ATM交換機内を転送されるセルの欠落を検出することが可能となり、セルの欠落原因の究明も容易となり、当該ATM交換機の品質および信頼性が向上する。

【0015】

【実施例】以下、本発明の一実施例を図面により説明する。図2は本発明の一実施例によるセル落ち検出方式を示す図であり、図3は本発明の一実施例によるセル落ち検出回路の配置個所を示す図であり、図4は図2における信号波形の一例を示す図である。なお、全図を通じて同一符号は同一対象物を示す。

【0016】図2においては、図1における試験対象区間として送信加入者端末21と加入者インターフェース部111との間が指定され、また図1における試験セル送出手段100として呼処理プロセッサ15と協同で動作するパターンジェネレータ16がATM交換機1内に設けられ、また図1におけるセル欠落検出手段200としてセル落ち検出回路(CLC)4が指定された加入者インターフェース部111内に設けられている。

【0017】図2において、呼処理プロセッサ15は試験用のセル(C)【以後試験セル(C₁₁₁)と称する】を識別する為に予め定めたテストデータ(T)を作成し、パターンジェネレータ16およびセル落ち検出回路(CLC)4に伝達する。

【0018】パターンジェネレータ16は、呼処理プロセッサ15から伝達されるテストデータ(T)と、試験セル(C₁₁₁)の送出順序を示す為に作成する順序番号(N)とを用いて、図4に示す如き試験セル(C₁₁₁)を順次作成し、加入者端末21に伝達する。

【0019】試験セル(C₁₁₁)は、図4に例示される如く、通常のセル(C)と同様に5バイトから成るヘッダ(H)と、48バイトから成る情報フィールド(I)とから構成され、ヘッダ(H)には、通常のセル(C)におけるバーチャルバス識別子(VPI)およびバーチャルチャネル識別子(VCI)の設定領域にテストデータ(T)が設定され、また情報フィールド(I)の第一バイト目に順序番号(N)が設定されている。

【0020】なお順序番号(N)は、最初に試験セル(C₁₁₁)を作成する際に初期設定(N='1')され、以後試験セル(C₁₁₁)を作成する度に「1」を加算される。加入者端末21は、パターンジェネレータ16から伝達された試験セル(C₁₁₁)を、一般的のセル(C)と共に加入者線31を経由してATM交換機1内の加入者インターフェース部111に転送する。

【0021】加入者インターフェース部111においては、加入者端末21から転送される各セル(C)が「1」バイト宛、所定の転送速度で信号分離部111に伝達されると共に、セル(C)の先頭時点を示すセルフレーム(CF)が伝達されるものとする。

【0022】信号分離部111は、伝達される各セル

(C)と共に、最初に伝達されるセルフレーム(CF)を抽出し、セル落ち検出回路(CLC)4内のタイミング計数部41に伝達した後、前述の転送速度で5バイト分の転送時間の間に、セル(C)のヘッダ(H)をテストセル検出部42に伝達した後、前述の転送速度で48バイト分の転送時間の間に、セル(C)の情報フィールド(I)を順序番号抽出部43に伝達するものとする。

【0023】タイミング計数部41、テストセル検出部42および順序番号抽出部43は、信号分離部111から伝達されるセルフレーム(CF)、ヘッダ(H)および情報フィールド(I)をそれぞれ受信する。

【0024】タイミング計数部41は、セルフレーム(CF)を受信すると、前述の転送速度に同期して計数を開始し、計数値が「5」に達した時点(即ちヘッダ(H)の終了時点および情報フィールド(I)の先頭時点)において、図4に示す如き順序番号抽出パルス(NP)を発生し、順序番号抽出部43およびゲート44に伝達する。

【0025】一方テストセル検出部42は、信号分離部111から伝達されるヘッダ(H)内の、バーチャルバス識別子(VPI)およびバーチャルチャネル識別子(VCI)を抽出し、呼処理プロセッサ15から伝達されるテストデータ(T)と照合し、バーチャルバス識別子(VPI)およびバーチャルチャネル識別子(VCI)がテストデータ(T)と一致したセル(C)を試験セル(C₁₁₁)と判定して試験セル検出信号Eを出力し、ゲート44および45に伝達する。

【0026】順序番号抽出部43は、タイミング計数部41から伝達される順序番号抽出パルス(NP)に同期して、信号分離部111から伝達される情報フィールド(I)から先頭バイトを抽出し、ゲート45に伝達する。

【0027】ゲート44および45は、テストセル検出部42から試験セル検出信号Eを伝達された場合に導通状態に設定され、ゲート44はタイミング計数部41から伝達される順序番号抽出パルス(NP)を試験セル計数部46に伝達し、またゲート45は順序番号抽出部43から伝達される情報フィールド(I)の先頭バイトをセル落ち検出部47に伝達する。

【0028】以上により、加入者端末21から加入者インターフェース部111に試験セル(C₁₁₁)が転送された場合に限り、試験セル計数部46には順序番号抽出パルス(NP)が伝達され、またセル落ち検出部47には情報フィールド(I)の先頭バイト、即ち順序番号(N)が伝達されることとなる。

【0029】試験セル計数部46は、順序番号抽出パルス(NP)の伝達回数を計数し、計数値nをセル落ち検出部47に伝達する。以上により計数値nは、試験セル(C₁₁₁)が加入者端末21から加入者インターフェース部111へ転送された回数を示すこととなる。

【0030】セル落ち検出部47は、試験セル計数部46から伝達される計数値nと、順序番号抽出部43からゲート45を介して伝達される順序番号(N)とを照合し、両者が一致した場合には、加入者端末21から送出された試験セル(C₁₁)が、欠落すること無く加入者インターフェース部111に転送されたと判定し、セル落ち検出信号Dを出力しないが、計数値nと順序番号(N)とが一致しなかった場合には、加入者端末21から送出された試験セル(C₁₁)が欠落し、加入者インターフェース部111に転送されなかつたと判定し、セル落ち検出信号Dを出力する。

【0031】セル落ち検出部47から出力されたセル落ち検出信号Dは、セル落ち検出回路(CLC)4内に設けられた発光ダイオード48を付勢し、試験セル(C₁₁)の欠落が検出されたことを可視表示すると共に、呼処理プロセッサ15に試験セル(C₁₁)の欠落が検出されたことを通知する。

【0032】セル落ち検出信号Dを伝達された呼処理プロセッサ15は、試験対象区間とする加入者端末21と加入者インターフェース部111との間で試験セル(C₁₁)の欠落が検出されたことを記録した後、再度パターンジェネレータ16およびセル落ち検出回路(CLC)4にテストデータ(T)を伝達し、セル(C)の欠落を検出する試験を再開する。

【0033】パターンジェネレータ16は、前述と同様の過程で、順序番号(N)を初期設定した後、試験セル(C₁₁)を順次作成して加入者端末21に伝達し、またセル落ち検出回路(CLC)4においては、リセット信号生成部49がテストデータ(T)を受信した時点で試験セル計数部46をリセットし、計数値nを初期設定し、以後順序番号抽出パルス(NP)を伝達される度に計数値nを歩進させる。

【0034】以上の説明から明らかに如く、本実施例によれば、パターンジェネレータ16が呼処理プロセッサ15からテストデータ(T)を伝達されると、順序番号(N)を初期設定(N=「1」)した後、テストデータ(T)と順序番号(N)とを用いて試験セル(C₁₁)を作成し、試験対象区間の送信端である加入者端末21から送出させ、セル落ち検出回路(CLC)4が試験対象区間の受信端である加入者インターフェース部111に到着する試験セル(C₁₁)を計数し、計数値nを試験セル(C₁₁)から抽出した順序番号(N)と照合することにより、試験セル(C₁₁)の欠落を確実に検出する。

【0035】なお、図2乃至図4はあく迄本発明の一実施例に過ぎず、例えば試験対象区間は図2に示される加入者端末21と加入者インターフェース部111との間に限定されることは無く、図3に例示する如く、セル落ち

検出回路(CLC)4乃至41を集線回路部12、分配回路部14および転送先加入者インターフェース部111等に設け、転送元の加入者端末21との間に任意の試験区間を設定する等、他に幾多の変形が考慮されるが、何れの場合にも本発明の効果は変わらない。また試験セル(C₁₁)における順序番号(N)の設定位置は情報フィールド(I)の第一バイト目に限定されることは無く、他に幾多の変形が考慮されるが、何れの場合にも本発明の効果は変わらない。また本発明の対象となるATM交換機の構成は、図示されるものに限定されぬことは言う迄も無い。

【0036】

【発明の効果】以上、本発明によれば、前記ATM交換機内を転送されるセルの欠落を検出することが可能となり、セルの欠落原因の究明も容易となり、当該ATM交換機の品質および信頼性が向上する。

【図面の簡単な説明】

【図1】 本発明の原理を示す図

【図2】 本発明の一実施例によるセル落ち検出方式を示す図

【図3】 本発明の一実施例によるセル落ち検出回路の配置個所を示す図

【図4】 図2における信号波形の一例を示す図

【図5】 本発明の対象となるATM交換機の一例を示す図

【符号の説明】

1 ATM交換機

2 加入者端末

3 加入者線

4 セル落ち検出回路(CLC)

41 加入者インターフェース部

42 集線回路部

43 スイッチ部

44 分配回路部

45 呼処理プロセッサ

46 パターンジェネレータ

47 タイミング計数部

48 テストセル検出部

49 順序番号抽出部

50 44、45 ゲート

51 試験セル計数部

52 セル落ち検出部

53 発光ダイオード

54 リセット信号生成部

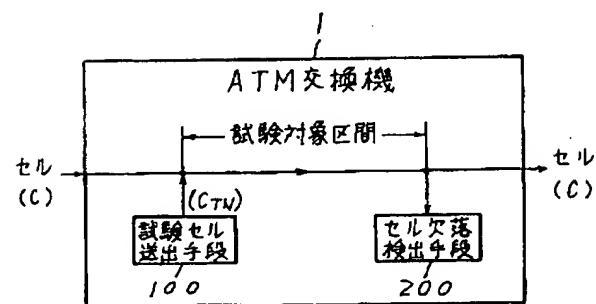
55 試験セル送出手段

56 信号分離部

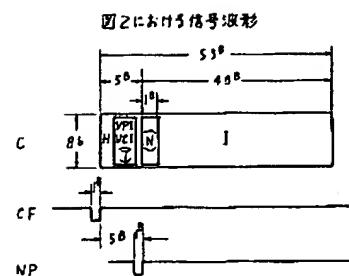
57 セル欠落検出手段

【図1】

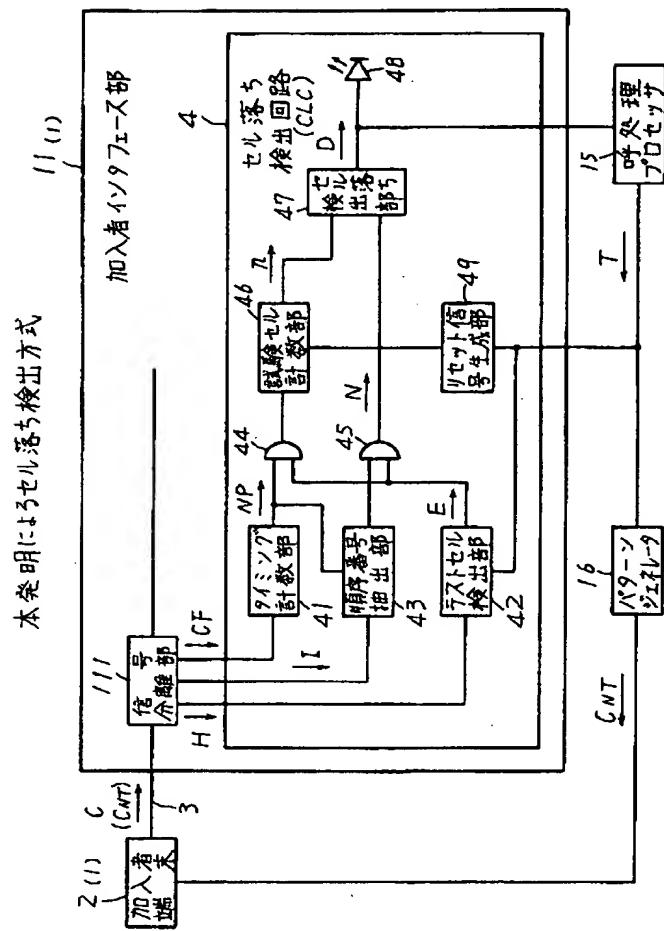
本発明の原理図



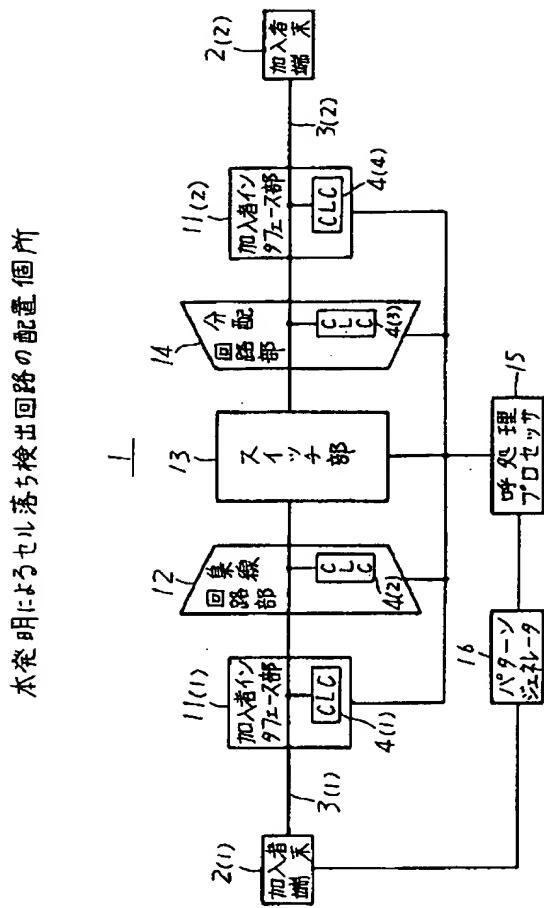
【図4】



[図2]



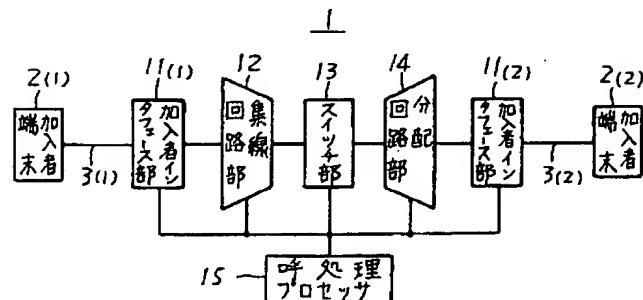
【図3】



本発明によるとセル落ち検出回路の配置個所

〔図5〕

本発明の対象となるATM交換機



フロントページの続き

(72)発明者 瓜生 士郎
 神奈川県川崎市中原区上小田中1015番地
 富士通株式会社内

(72)発明者 相原 直樹
 神奈川県川崎市中原区上小田中1015番地
 富士通株式会社内